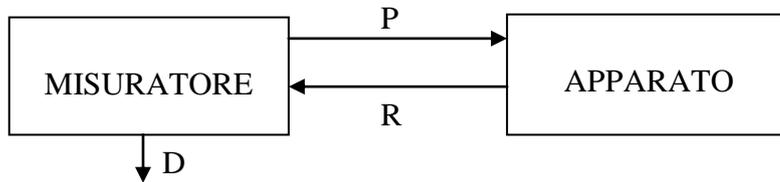


# Reti Logiche T

## Esercizi reti sequenziali sincrone

### ESERCIZIO N. 1



Il sistema sincrono riportato in figura ha lo scopo di misurare il ritardo con cui un APPARATO risponde agli stimoli e di comunicarlo all'esterno con il segnale D. Per fare questo, il MISURATORE pone  $P=1$  per un periodo di clock, e attende che l'APPARATO risponda con  $R=1$ .

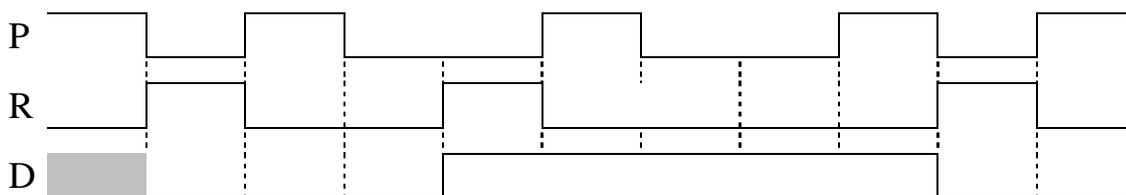
Si possono verificare 3 casi:

- la risposta viene ricevuta nel periodo di clock immediatamente successivo a quello in cui  $P=1$ ; il MISURATORE deve allora porre  $D=0$ .
- la risposta non viene ricevuta nel periodo di clock immediatamente successivo a quello in cui  $P=1$ , ma in quello ancora seguente; il MISURATORE deve allora porre  $D=1$ .
- la risposta non viene ricevuta in nessuno dei 2 periodi di clock successivi a quello in cui  $P=1$ ; in questo caso è certo che non verrà ricevuta alcuna risposta.

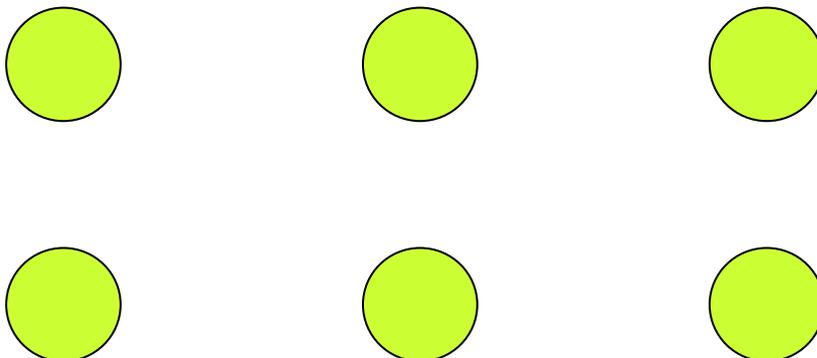
L'uscita D può variare solo in corrispondenza della ricezione di una risposta.

Il MISURATORE deve riavviare il ciclo di misura, ponendo  $P=1$ , nell'intervallo successivo a quello in cui riceve la risposta, o in cui accerta la mancanza di risposta.

Esempio:



DOMANDA N.1 – Tracciare il grafo degli stati del MISURATORE.



DOMANDA N.2 – Tracciare la tabella di flusso, codificare opportunamente gli stati, tracciare la tabella delle transizioni.

$S^n$	R=0	R=1

$S^{n+1}, P D$

$S^n$	$(Q_2 Q_1 Q_0)^n$	R=0	R=1

$(Q_2 Q_1 Q_0)^{n+1}, P D$

DOMANDA N.3 – Sintetizzare la variabile di stato  $Q_2$  con flip-flop J-K, usando gate NAND per la sintesi delle funzioni di eccitazione.

R $Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
00				
01				
11				
10				

$Q_2^{n+1}$

R $Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
00				
01				
11				
10				

$J_2^n$

R $Q_2^n$	$Q_1^n Q_0^n$			
	00	01	11	10
00				
01				
11				
10				

$K_2^n$

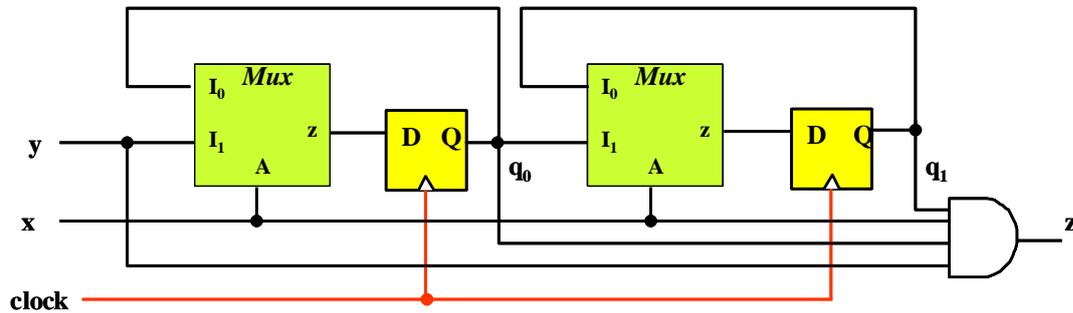
$J_2^n =$

$K_2^n =$

DOMANDA N.4 – Tracciare la porzione di schema logico relativo alla variabile  $Q_2$

## ESERCIZIO N. 2

Si esegua l'analisi della rete sequenziale sincrona mostrata in figura:



DOMANDA N.1 - Si scrivano le espressioni SP delle variabili di stato futuro e dell'uscita.

$$q_0^{n+1} =$$

$$q_1^{n+1} =$$

$$z^n =$$

DOMANDA N.2 - A partire dalle espressioni SP ottenute al punto precedente si ricavano le mappe di Karnaugh delle variabili di stato futuro e dell'uscita indicando chiaramente i raggruppamenti rettangolari individuati dai termini prodotto delle espressioni.

$q_1^n q_0^n$	$x^n y^n$			
	00	01	11	10
00				
01				
11				
10				

$$q_0^{n+1}$$

$q_1^n q_0^n$	$x^n y^n$			
	00	01	11	10
00				
01				
11				
10				

$$q_1^n$$

$q_1^n q_0^n$	$x^n y^n$			
	00	01	11	10
00				
01				
11				
10				

$$z^n$$

DOMANDA N.3 - Si ricavi la tabella delle transizioni.

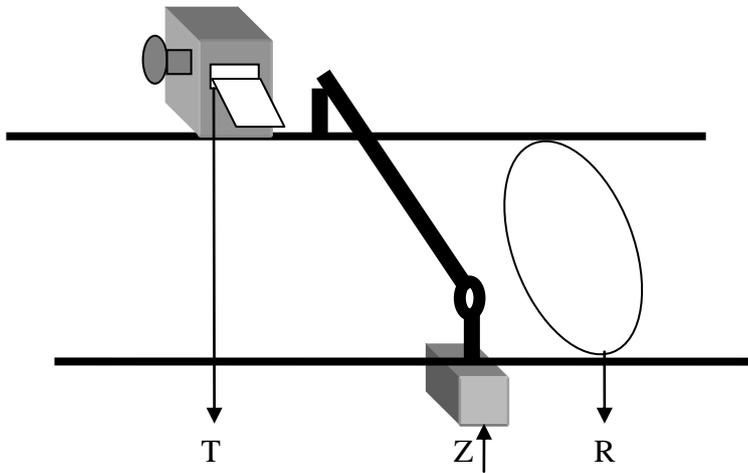
$q_1^n q_0^n$	$x^n y^n$			
	00	01	11	10
00				
01				
11				
10				

$$q_1^{n+1} q_0^{n+1}, z^n$$



### ESERCIZIO N. 3

Un garage sotterraneo può contenere 215 automobili. All'ingresso c'è una sbarra tenuta abbassata in assenza di traffico. La sbarra si innalza e rimane alta quando il comando Z del suo motore assume il valore 1; il valore 0 abbassa la sbarra e la mantiene nella posizione di chiusura.



A monte della sbarra è presente una macchina distributrice di biglietti che si attiva ogniqualvolta un utente preme l'apposito pulsante; dopo un po' di tempo la macchina emette il biglietto d'ingresso, segnalandone la disponibilità con un sensore T (T=0 biglietto non ancora prodotto o appena prelevato, T=1 biglietto pronto per essere estratto).

La produzione dei biglietti è automaticamente arrestata quando il garage è pieno.

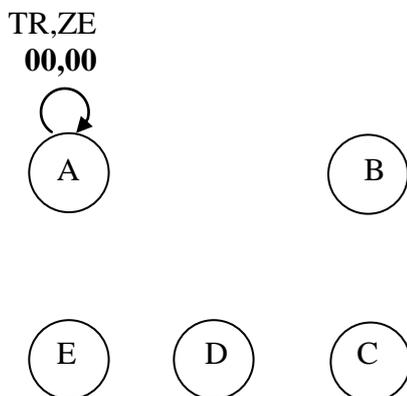
A valle della sbarra è presente un rilevatore di "presenza auto": l'uscita R del rilevatore è 1 quando una automobile si trova anche solo parzialmente sulla spirale, 0 nel caso opposto.

DOMANDA N. 1 - Una macchina sequenziale sincrona M1 ha in ingresso i segnali T,R e genera in uscita sia il segnale Z che comanda il moto della sbarra, sia un segnale E che indica con il valore 1 l'evento di "automobile che ha appena superato il rilevatore".

L'uscita Z deve assumere il valore 1 **non appena il biglietto è stato prelevato** (passaggio di T da 1 a 0) e riassumere il valore 0 **non appena l'auto si è portata a valle del rilevatore** (passaggio di R da 1 a 0).

L'uscita E deve assumere il valore 1 **per un solo intervallo** di clock. La durata della situazione E=1 deve essere **esattamente uguale** al periodo di clock, **cosa ottenibile solo se la si genera in un intervallo in cui gli ingressi (per loro natura asincroni) sono sicuramente costanti**. Un nuovo biglietto sarà pronto per essere estratto (T=1) solo dopo che il segnale E ha assunto il valore 1.

#### 1.1 – Individuare un grafo a 5 stati



#### 1.2 – Individuare una tabella equivalente a 4 righe

	TR			
$(y_1y_2)^n$	00	01	11	10
= 00				
= 01				
= 11				
= 10				

$(y_1y_2)^{n+1}, Z^n E^n$

DOMANDA N. 2 – Individuare le espressioni minime SP delle funzioni di eccitazione di un flip-flop JK adibito a memorizzare la variabile di stato  $y_1$ .

$J_1 =$

$(y_1 y_2)^n$	TR			
	00	01	11	10
00				
01				
11				
10				

$J_1$

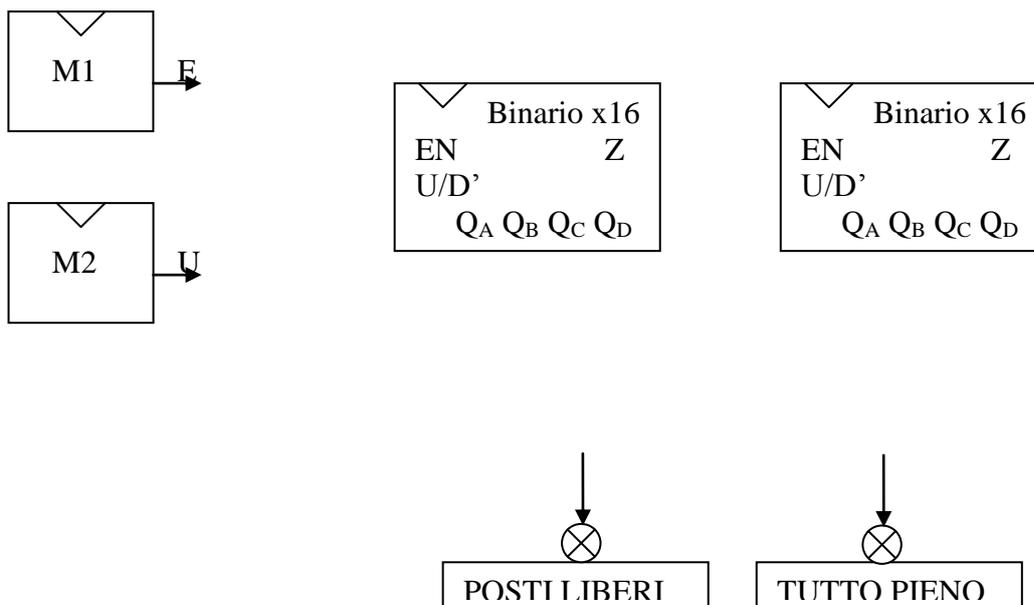
$K_1 =$

$(y_1 y_2)^n$	TR			
	00	01	11	10
00				
01				
11				
10				

$K_1$

DOMANDA N. 3 – Anche l'uscita dal garage è dotata di una macchina (che controlla il biglietto con il pagamento), di una sbarra (che si apre solo se il pagamento è corretto) e di un rilevatore (che individua quando è possibile riabbassare la sbarra). Una macchina sequenziale sincrona M2 gestisce il movimento della sbarra e genera un segnale U che, in corrispondenza di ogni macchina uscita, assume valore 1 per un solo intervallo di clock.

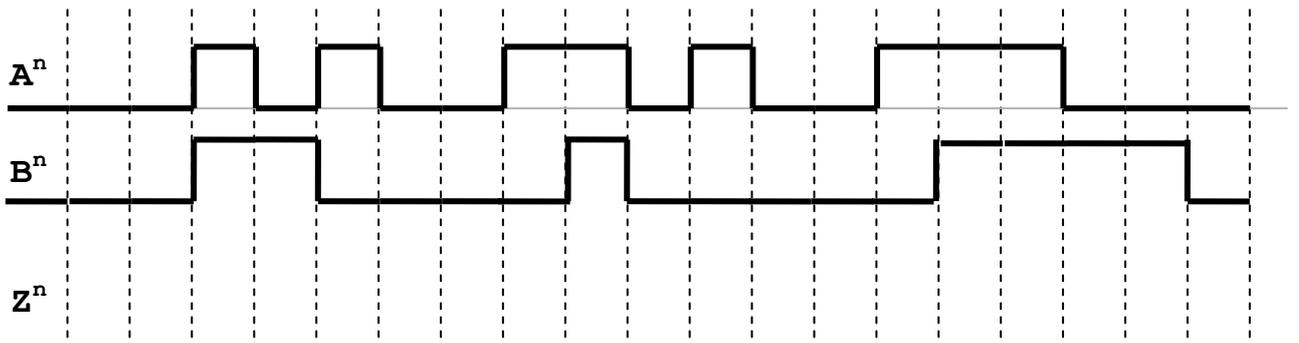
Si deve completare lo schema logico di figura in maniera da rendere possibile l'illuminazione all'esterno o dell'informazione "POSTI LIBERI" o dell'informazione "TUTTO PIENO". Si faccia l'ipotesi che il sistema sia stato inizializzato con il numero di macchine presenti effettivamente nel parcheggio.



### ESERCIZIO N. 4

Una macchina sequenziale sincrona riceve in ingresso due sequenze  $A^n$  e  $B^n$  e produce in uscita il segnale  $Z^n$ . Tale segnale assume il valore logico '1' se e solo se i due segnali di ingresso A e B sono stati diversi per un numero di periodi di clock (non necessariamente consecutivi) pari a un multiplo di tre. Il valore di uscita Z deve essere dato immediatamente e deve essere mantenuto per un solo periodo di clock.

DOMANDA N. 1 – Data la seguente forma d'onda indicare il valore dell'uscita  $Z^n$



DOMANDA N. 2 – Tracciare il grafo della rete sincrona secondo il modello di Mealy e la relativa tabella di flusso.

	AB=00	AB=01	AB=11	AB=10
S0				
S1				
S2				

$S^{n+1}, Z^n$



DOMANDA N.3 – Dimostrare che l'automa non può essere ridotto. Quindi compilare la tabella delle transizioni e sintetizzare con espressioni SP le funzioni di eccitazione del FFJK relativo alla variabile  $Q_1$

---



---



---

$Q_1 Q_0$	AB=00	AB=01	AB=11	AB=10
00				
01				
11				
10				

$(Q_1, Q_0)^{n+1}, Z^n$

Q <sub>1</sub> Q <sub>0</sub>	AB=00	AB=01	AB=11	AB=10
00				
01				
11				
10				

Q <sub>1</sub> Q <sub>0</sub>	AB=00	AB=01	AB=11	AB=10
00				
01				
11				
10				

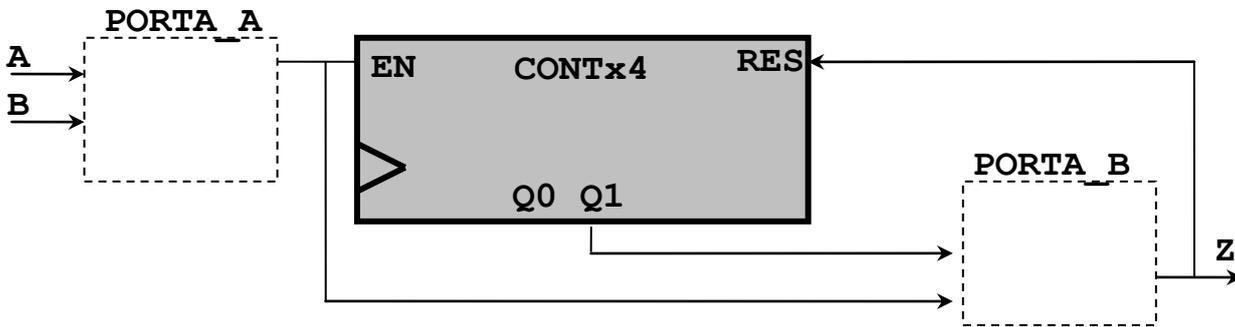
J<sub>1</sub>(SP) =

K<sub>1</sub>(SP) =

J<sub>1</sub>(NAND) =

K<sub>1</sub>(NAND) =

DOMANDA N.4 – Disegnare i GATE ELEMENTARI corretti nei rettangoli tratteggiati PORTA\_A e PORTA\_B affinché la rete logica seguente abbia lo stesso comportamento di quella descritta nel testo; motivare la scelta.




---



---

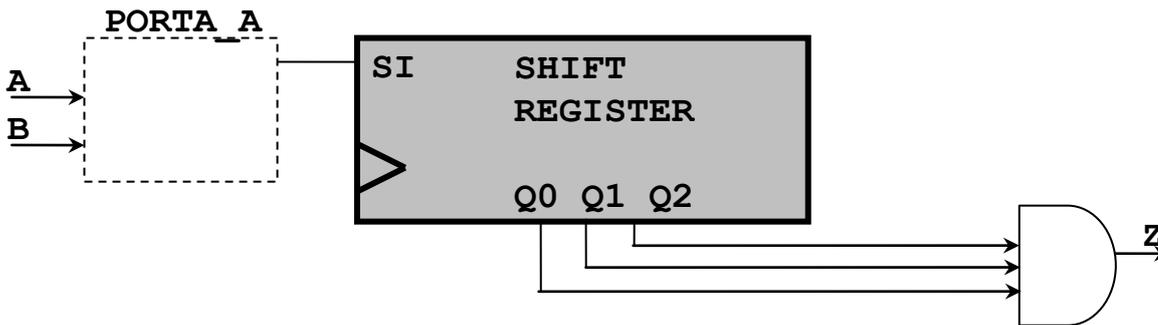


---



---

DOMANDA N.5 – Utilizzando il gate PORTA\_A del punto precedente, descrivere il comportamento della rete seguente.




---



---



---



---

## ESERCIZIO N. 5

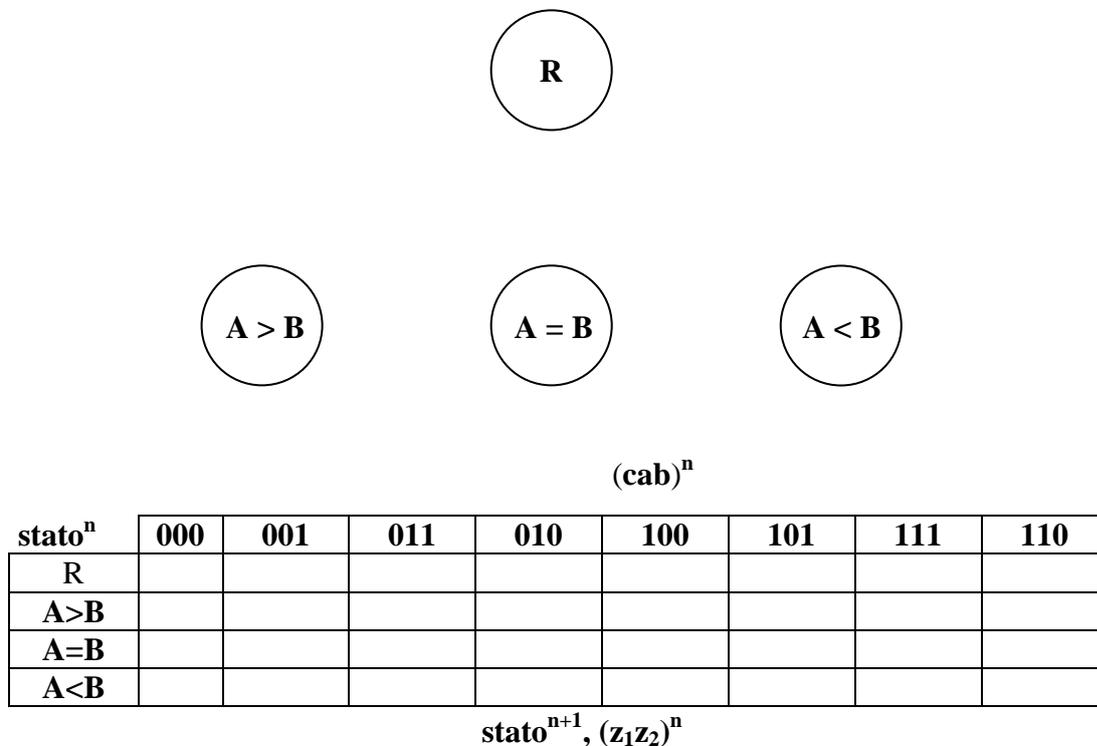
Una RSS è dotata di 3 segnali d'ingresso **a**, **b**, **c**.

- quando **c = 1**, i segnali **a** e **b** introducono nella rete, uno dopo l'altro, i coefficienti di due numeri binari **A** e **B** a partire dal bit di minor peso;
- quando **c = 0**, i valori di **a** e di **b** non hanno per la rete alcun significato.

Ciascun periodo in cui  $c=1$  individua una nuova coppia di numeri, indipendente da quelle osservate negli altri. Nel **primo intervallo elementare in cui  $c=0$** , la rete deve comunicare sulle uscite  $z_1, z_2$  se, nel precedente intervallo  $c = 1$ , **A** è risultato essere maggiore ( $z_1 = 1, z_2 = 0$ ), uguale ( $z_1 = 0, z_2 = 0$ ) o minore di **B** ( $z_1 = 0, z_2 = 1$ ).

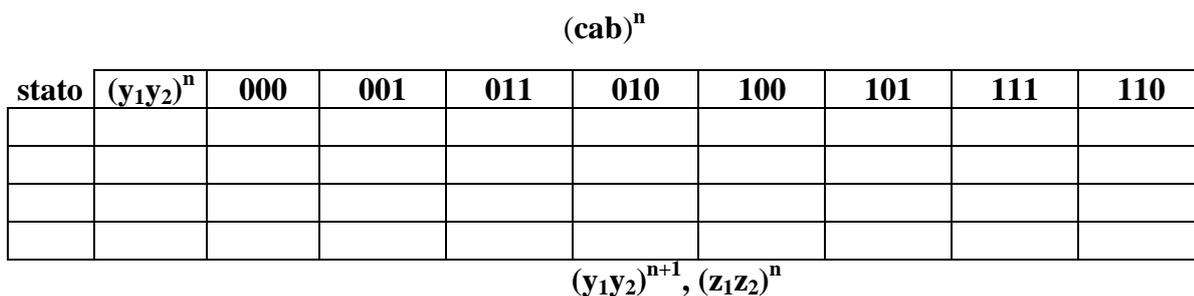
In **ogni altro intervallo elementare** la risposta fornita dalla rete non è presa in considerazione e può dunque essere fissata arbitrariamente.

DOMANDA N. 1 – Tracciare il grafo degli stati e la tabella di flusso



DOMANDA N. 2 – Individuare il motivo per cui la tabella può essere ridotta a soli tre stati. Tracciare la corrispondente tabella delle transizioni ridotta, scegliendo la codifica degli stati che renda minimo il costo della rete combinatoria d'uscita.

MOTIVO: \_\_\_\_\_



DOMANDA N. 3 – Sulle retroazioni della rete devono essere impiegati flip-flop JK. Individuare le espressioni NAND di costo minimo dei quattro comandi.

$(c=0, ab)^n$

$(y_1y_2)^n$	00	01	11	10

$J_1^n =$

$(c=1, ab)^n$

00	01	11	10

$(c=0, ab)^n$

$(y_1y_2)^n$	00	01	11	10

$K_1^n =$

$(c=1, ab)^n$

00	01	11	10

$(c=0, ab)^n$

$(y_1y_2)^n$	00	01	11	10

$J_2^n =$

$(c=1, ab)^n$

00	01	11	10

$(c=0, ab)^n$

$(y_1y_2)^n$	00	01	11	10

$K_2^n =$

$(c=1, ab)^n$

00	01	11	10

DOMANDA N. 4 – In figura è mostrata una più semplice realizzazione della rete. Individuare e giustificare cosa occorre sostituire ai tre punti interrogativi.

---



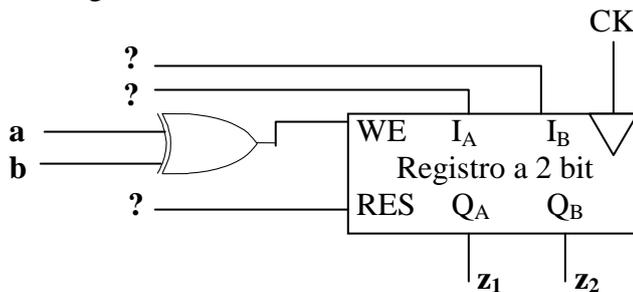
---



---



---



## ESERCIZIO N. 6

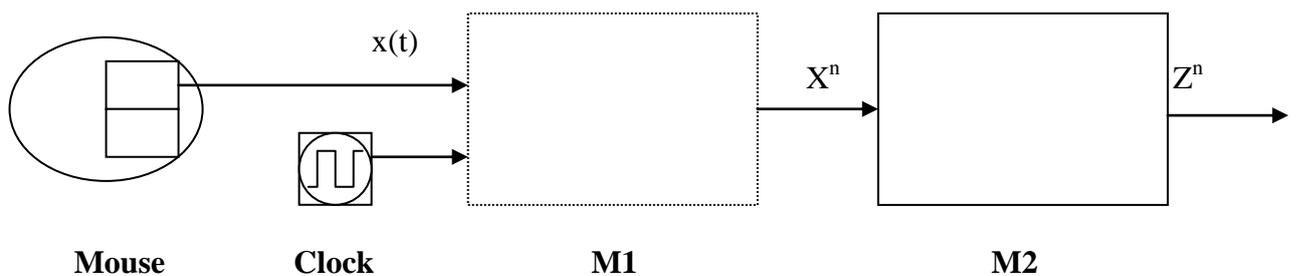
Una macchina sequenziale **sincrona** esamina **continuamente** il segnale generato dal pulsante sinistro del mouse (1 premuto, 0 non premuto) per capire se l'utente ha fatto o "click" (**selezione**) o "doppio click" (**apertura**) sull'oggetto su cui appare la freccia di selezione.

La macchina è formata da due macchine disposte in cascata ed azionate da uno stesso clock di periodo  $T_0$ . M1 è adibita a sincronizzare il segnale asincrono proveniente dal mouse; M2 è adibita a riconoscere le forme d'onda del segnale sincrono.

Il "doppio click" è riconosciuto da M2 generando in uscita il simbolo C2: ciò capita se, e solo se, **dopo un "uno" di durata  $T_0$  si verifica dapprima uno "zero" di durata  $T_0$  e poi un ulteriore "uno", di durata qualsiasi.**

Ogni altra forma d'onda contenente almeno un "uno" è interpretata come "click" e genera in uscita il simbolo C1. La generazione dei simboli C2 e C1 deve durare **solo  $T_0$**  e deve essere fatta **non appena è possibile**.

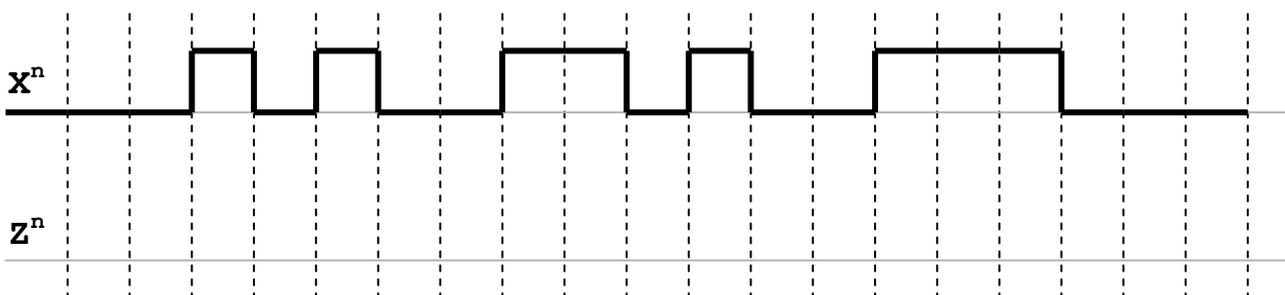
DOMANDA N. 1 – Completare lo schema di M1 indicando quale componente logico primitivo è necessario inserire all'interno del rettangolo tratteggiato.



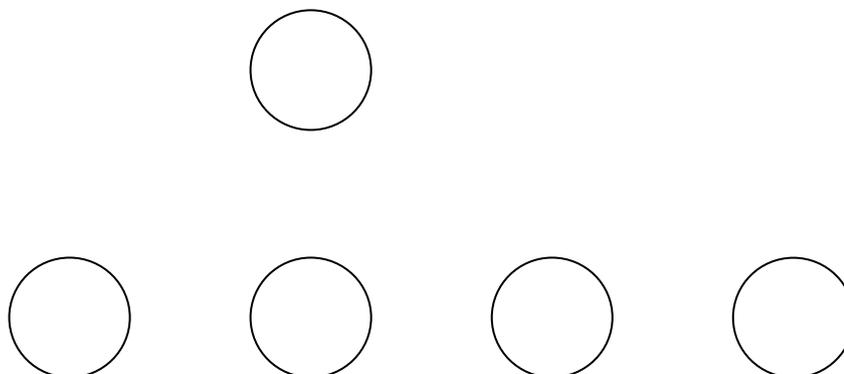
DOMANDA N. 2 – Definire un alfabeto d'uscita per M2 ed il numero di bit occorrenti per codificarne i simboli.

$U = \{ \quad \quad \quad \}, \quad N_{min} = \underline{\quad}$

DOMANDA N. 3 – Data la seguente forma d'onda indicare il valore dell'uscita  $Z^n$



DOMANDA N. 4 – Tracciare il grafo di M2 con 5 stati (modello di Mealy)



DOMANDA N. 5 – Tracciare la tabella di flusso


DOMANDA N.6 – Dimostrare che esiste un automa equivalente con 4 stati:

---

---

---

Quanti flip-flop occorrono per realizzarlo? \_\_\_\_\_

**ESERCIZIO N. 7**

Il comportamento di una rete sequenziale sincrona con ingresso X ed uscita U è specificato dalla seguente asserzione:

$$“X^n = 1 \text{ implica } U^n \cdot U^{n+1} \cdot U^{n+2} = 1”.$$

DOMANDA N. 1 – Dedurre dalla precedente descrizione la dipendenza di  $U^n$  dai valori di X:

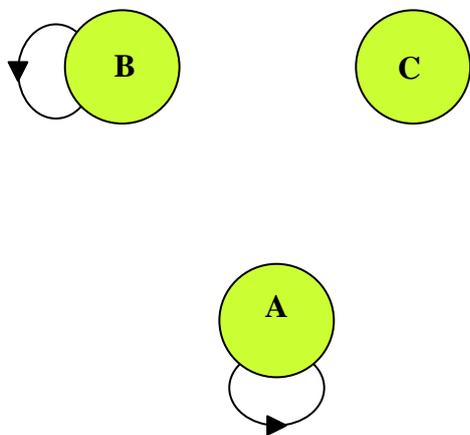
“ $U^n$  è uguale a uno se, e solo se, .....”

DOMANDA N. 2 – Individuare l’automa minimo che presenta questo comportamento.

**GRAFO**

**TABELLA**

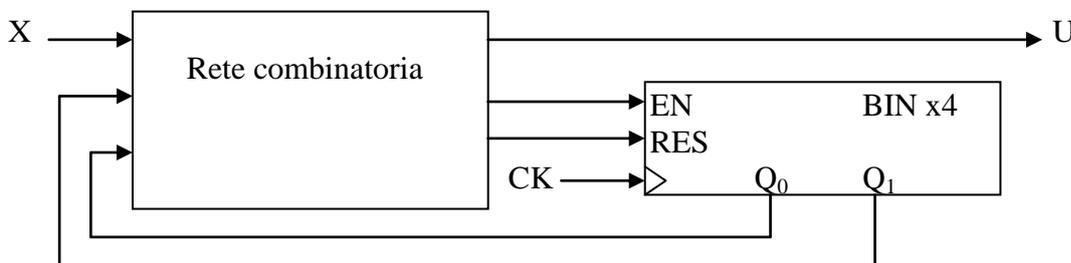
$X^n, U^n$



$S^n$	$X^n=0$	$X^n=1$
A		
B		
C		

$S^{n+1}, U^n$

DOMANDA N. 3 – Si deve realizzare l’automa con una rete combinatoria e con un contatore binario x4 dotato di comandi EN e RES. Individuare una codifica degli stati che lo consenta e la corrispondente tabella delle transizioni.



$S^n$	$(Q_1 Q_0)^n$	$X^n=0$	$X^n=1$
A			
B			
C			

$(Q_1 Q_0)^{n+1}, U^n$

DOMANDA N. 4 – Fare la sintesi a AND, OR, NOT dei segnali  $U$ ,  $EN$  e  $RES$ .

$Q_1^n Q_0^n$	$X^n$	
	0	1
00		
01		
11		
10		

$U^n$

$Q_1^n Q_0^n$	$X^n$	
	0	1
00		
01		
11		
10		

$EN^n$

$Q_1^n Q_0^n$	$X^n$	
	0	1
00		
01		
11		
10		

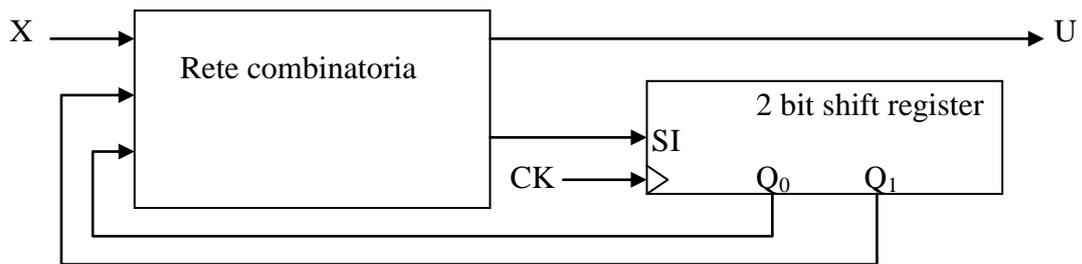
$RES^n$

$U =$

$EN =$

$RES =$

DOMANDA N. 5 – La precedente rete sincrona può essere realizzata anche con un registro a scorrimento a due bit. Individuare le espressioni della parte combinatoria.



$U =$

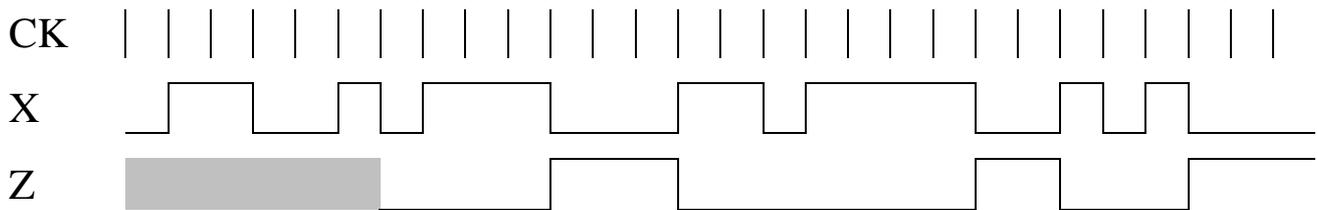
$SI =$

### ESERCIZIO N. 8

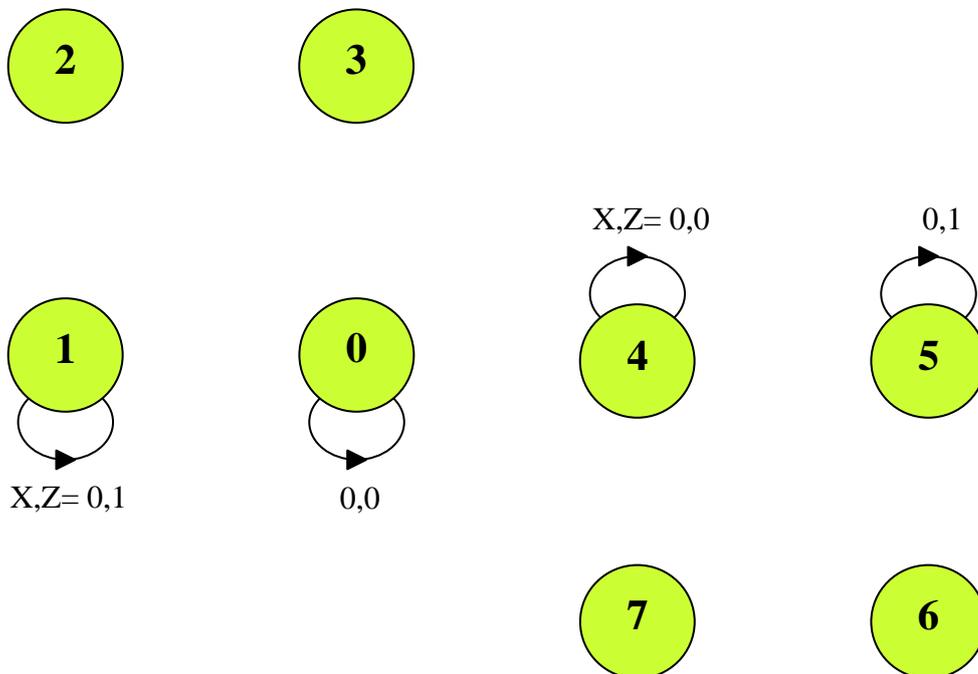
Un sistema sincrono riceve in ingresso un segnale binario X. Il valore dell'uscita Z deve tener conto della durata degli ultimi due periodi in cui si è avuto X=1, ed in particolare:

- Z=1 se entrambi i periodi si sono protratti per un numero pari di cicli di clock;
- Z=1 se entrambi i periodi si sono protratti per un numero dispari di cicli di clock;
- Z=0 se uno dei due periodi si è protratto per un numero pari di cicli di clock e l'altro per un numero dispari di cicli di clock.

L'uscita Z deve assumere il valore calcolato con la regola sopra specificata non appena X si porta a 0, e mantenerlo fintantoché X non si riporta ad 1. Quando X vale 1, l'uscita Z deve valere sempre 0.



DOMANDA N.1 – Tracciare il grafo degli stati del sistema.



DOMANDA N.2 – Tracciare la tabella di flusso, evidenziare gli stati equivalenti senza procedere alla riduzione. Codificare gli stati convertendo i loro “nomi” decimali in numeri binari e tracciare la tabella delle transizioni.

$S^n$	X=0	X=1

$S^{n+1}, Z$

$S^n$	$(y_2 y_1 y_0)^n$	X=0	X=1

$(y_2 y_1 y_0)^{n+1}, Z$

DOMANDA N.3 – Tracciare la mappa del valore futuro per la variabile di stato  $y_2$ , ricavare le espressioni minime a NAND delle funzioni di eccitazione del corrispondente flip-flop JK.

$X y_2^n$	$y_1^n y_0^n$			
	00	01	11	10
00				
01				
11				
10				

$y_2^{n+1}$

$X y_2^n$	$y_1^n y_0^n$			
	00	01	11	10
00				
01				
11				
10				

$J_2^n$

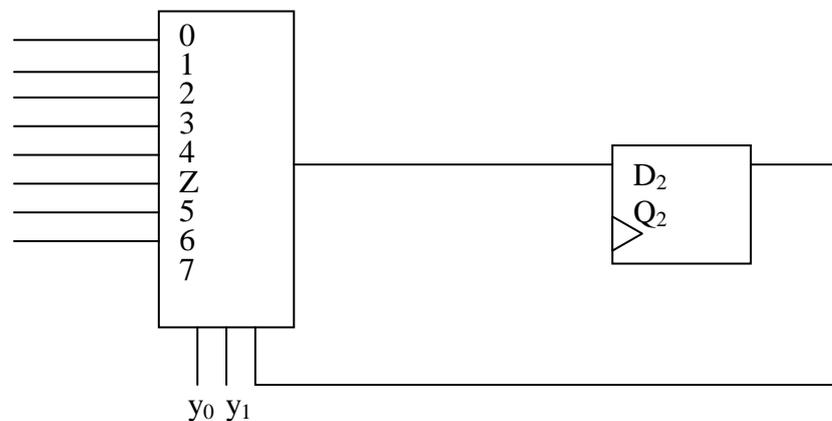
$X y_2^n$	$y_1^n y_0^n$			
	00	01	11	10
00				
01				
11				
10				

$K_2^n$

$J_2^n =$

$K_2^n =$

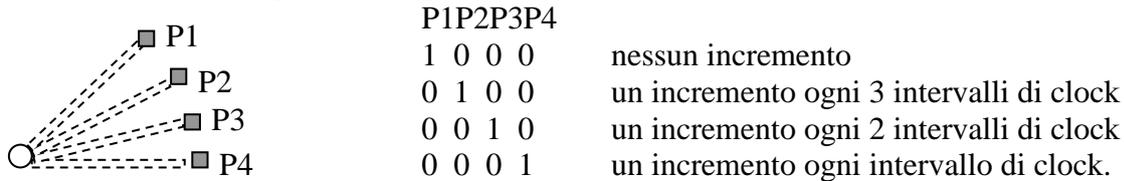
DOMANDA N.4– Si vuole realizzare la porzione di schema logico relativa alla variabile  $y_2$  con flip-flop D e multiplexer a 8 vie e 3 indirizzi. Completare lo schema logico sotto riportato.



## ESERCIZIO N. 9

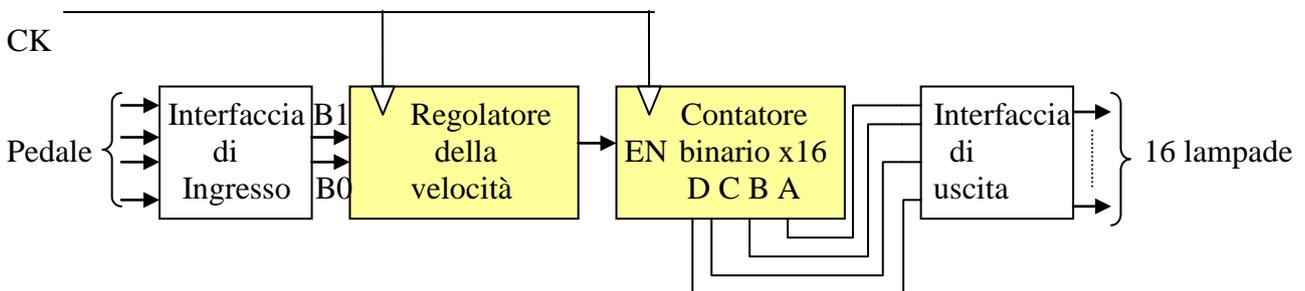
Un video-gioco prevede che due partecipanti, S e B, gareggino su un circuito automobilistico. Il disegno del circuito è suddiviso in 16 tratte, numerate da 0000 a 1111, dietro ciascuna delle quali sono sistemate due lampadine (una rossa per S ed una verde per B).

La posizione di ciascun concorrente è stabilita da un contatore binario x16. Ogni concorrente dispone di un pedale che consente di modificare la velocità di incremento del suo contatore tenendo conto della situazione della corsa e della tortuosità del circuito. Il pedale genera configurazioni del codice 1 su 4, a cui corrispondono le seguenti velocità di incremento:



Il circuito logico che stabilisce in ogni istante la posizione di un concorrente è formato da

- una interfaccia d'ingresso che codifica con due bit B1,B0 i comandi del pedale (quando c'è incremento la configurazione deve indicare il numero di clock necessari per ottenerlo);
- una RSS che genera il comando di ENABLE del contatore, abilitandolo al conteggio se deve essere incrementato e poi mantenendolo fermo per un numero di intervalli di clock opportuno, secondo quanto comunicato dal pedale e codificato con B1,B0;
- un contatore binario x16 con comando di ENABLE;
- un'interfaccia d'uscita per l'accensione/spegnimento delle lampade lungo il percorso.



DOMANDA N.1 – Esprimere con l'algebra di commutazione la relazione ingresso/ uscita dell'interfaccia d'ingresso.

B1 =

B0 =

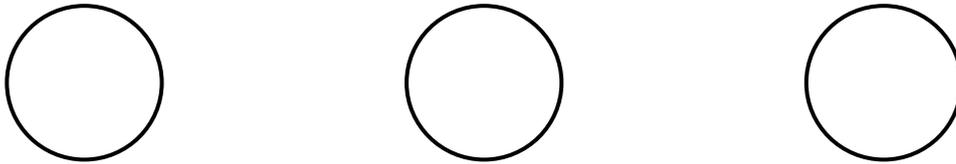
DOMANDA N.2 – Quanti e quali gate occorrono nell'interfaccia d'uscita?

Quanti?

Quali?

DOMANDA N.3 – Tracciare il grafo degli stati della rete che genera il comando di ENABLE del contatore.

B1 B0, EN



DOMANDA N.4 – Tracciare la tabella di flusso, la tabella delle transizioni, le mappe delle funzioni J,K della variabile di stato Q2 ed i raggruppamenti di “uno” che garantiscono l’individuazione di una espressione minima.

Stato	B1B0			
	00	10	11	01

T.d.F

stato	Q2Q1	B1B0			
		00	10	11	01
	00				
	01				
	11				
	10				

T.d.T

Q2Q1	B1B0			
	00	10	11	01
00				
01				
11				
10				

J

Q2Q1	B1B0			
	00	10	11	01
00				
01				
11				
10				

K

DOMANDA N.5 – Bisogna apportare la seguente modifica alla RSS che genera il comando di ENABLE per il contatore del giocatore B: “quando è attivo il comando T ed il pedale non è in posizione 1000, l’unica velocità di avanzamento possibile è di un incremento ogni 4 intervalli di clock”. Tracciare il grafo degli stati.

T B1 B0, EN

