Esercizio 1

Sintesi ottima SP e NAND

$x_3 x_2$ \ $x_1 x_0$	00	01	11	10
00	0	0	0	0
01	1	0	1	0
11	1	1	1	1
10	0	1	1	1

$x_4 = 0$

$x_3 x_2$ \ $x_1 x_0$	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	1	1	0	1
10	1	1	1	1

$x_4 = 1$

$$\mathbf{U} = x_4\, x_2' + x_4\, x_3\, x_1' + x_2\, x_1'\, x_0' + x_3\, x_1\, x_0' + x_4'\, x_3\, x_0 + x_3'\, x_2\, x_1\, x_0$$

$$\mathbf{U_{nand}} = (x_4 \uparrow x_2') \uparrow (x_4 \uparrow x_3 \uparrow x_1') \uparrow (x_2 \uparrow x_1' \uparrow x_0') \uparrow (x_3 \uparrow x_1 \uparrow x_0') \uparrow (x_4' \uparrow x_3 \uparrow x_0) \uparrow (x_3' \uparrow x_2 \uparrow x_1 \uparrow x_0)$$

Sintesi ottima PS

$x_3 x_2$ \ $x_1 x_0$	00	01	11	10
00	0	0	0	0
01	1	0	1	0
11	1	1	1	1
10	0	1	1	1

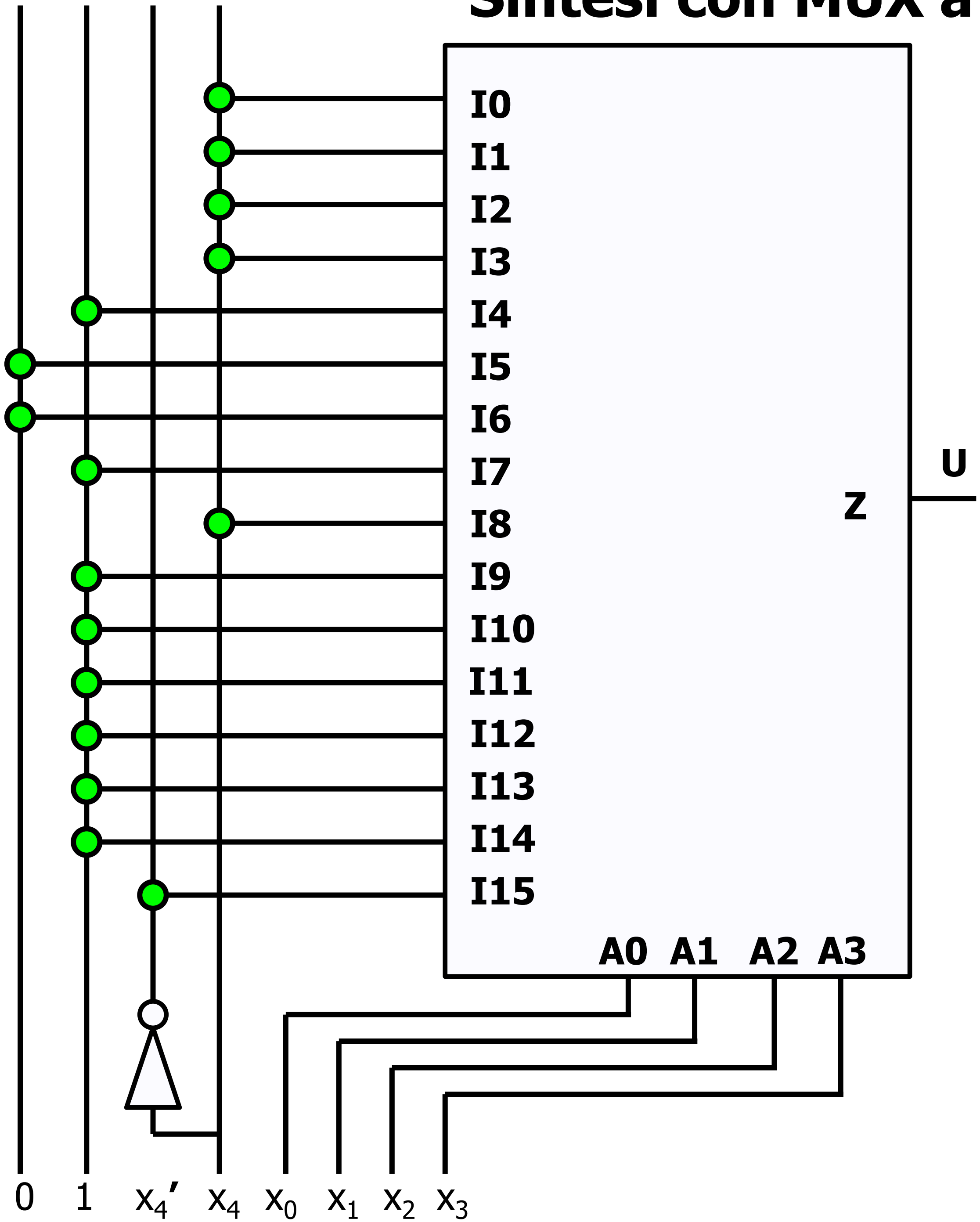
$x_4 = 0$

$x_3 x_2$ \ $x_1 x_0$	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	1	1	0	1
10	1	1	1	1

$x_4 = 1$

$$\mathbf{U} = (x_4 + x_3 + x_2)\,(x_3 + x_2' + x_1 + x_0')\,(x_3 + x_2' + x_1' + x_0)\,(x_4' + x_3' + x_2' + x_1' + x_0')\,(x_4 + x_2 + x_1 + x_0)$$

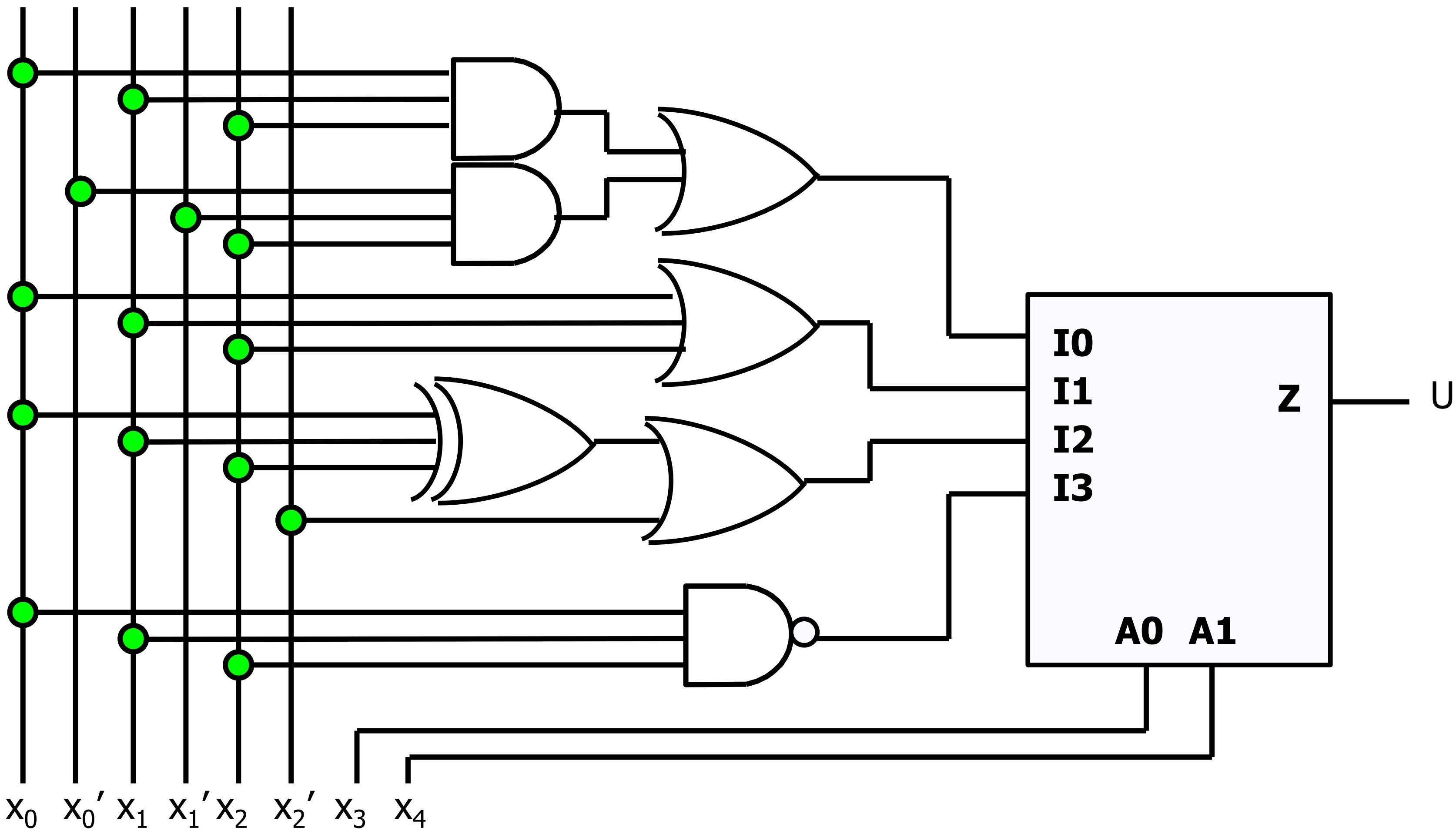
Sintesi con MUX a 4 vie



$x_3x_2x_1x_0$	$x_4=0$	$x_4=1$	$U(x_4)$
0000	0	1	x_4
0001	0	1	x_4
0010	0	1	x_4
0011	0	1	x_4
0100	1	1	1
0101	0	0	0
0110	0	0	0
0111	1	1	1
1000	0	1	x_4
1001	1	1	1
1010	1	1	1
1011	1	1	1
1100	1	1	1
1101	1	1	1
1110	1	1	1
1111	1	0	x_4'

Multiplexer a 2 vie

Lo schema con multiplexer a due vie si ricava direttamente dalla tavola della verità, che specifica già le quattro espressioni in funzione delle due variabili di controllo x_4 e x_3



Esercizio 2

Posto come al solito m(i) il mintermine la cui configurazione di variabili è espressa dal valore binario dell'indice i, un modo di scrivere l'espressione è:

$$\sum_{i=0}^{n-1} m(i)$$

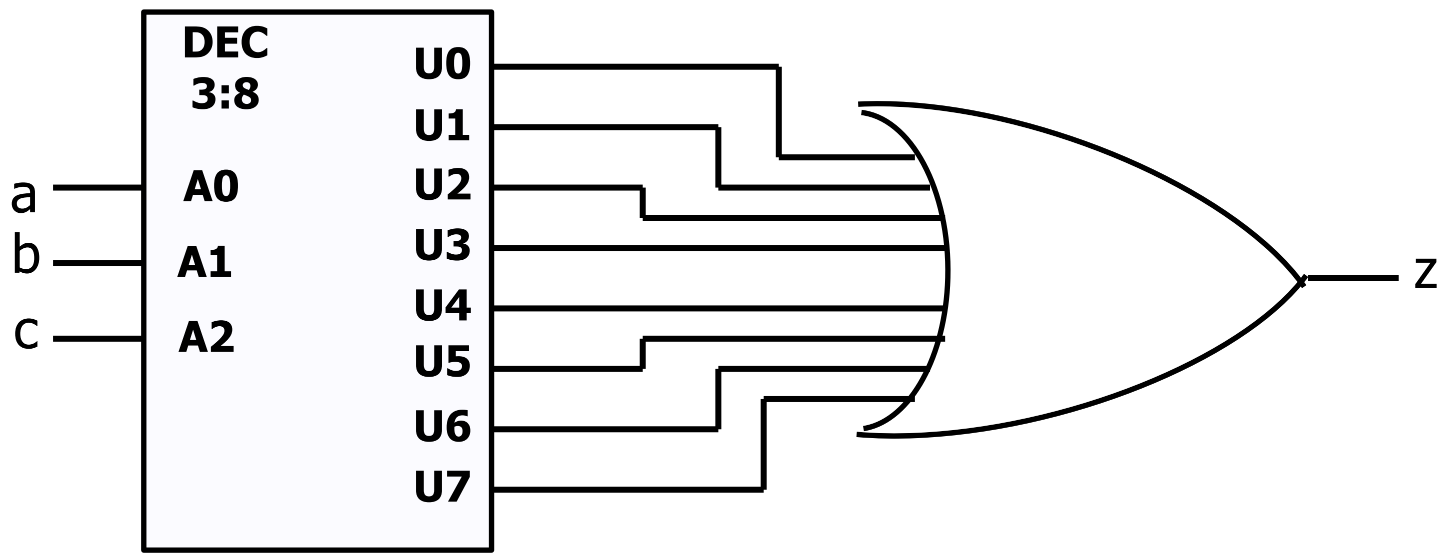
Il numero totale di interconnessioni è

$$n\,2^n + 2^n + 1$$

se si hanno a disposizione segnali in forma vera e negata,

$$n\,2^n + 2^n + 1 + n$$

se si devono considerare anche n connessioni a n NOT per realizzare i segnali in forma negata



Esercizio 3

$$Z = ((a + b) \cdot (c + d) + a \cdot (b + c')) \cdot (a + d')$$

Parentesi

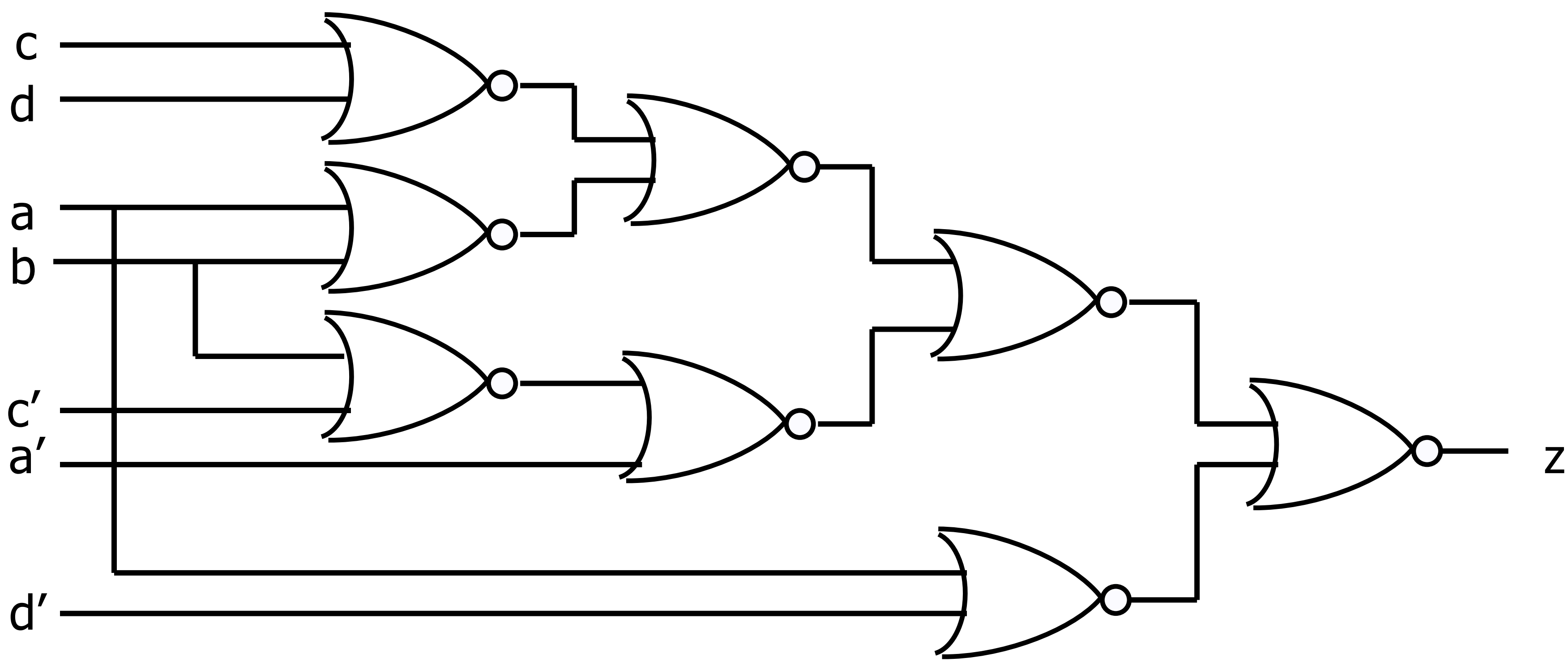
$$Z = (((a + b) \cdot (c + d)) + (a \cdot (b + c'))) \cdot (a + d')$$

Passo 1

$$Z = (((a \downarrow b) \cdot (c \downarrow d)) \downarrow (a \cdot (b \downarrow c'))) \cdot (a \downarrow d')$$

Passo 2

$$Z_{nor} = (((a \downarrow b) \downarrow (c \downarrow d)) \downarrow (a' \downarrow (b \downarrow c'))) \downarrow (a \downarrow d')$$



Esercizio 3

$$Z = (\,(a + b)\cdot(c + d) + a\cdot(b + c'\,)\,)\cdot(a + d'\,)$$

Espansione

$$\begin{aligned} Z &= a'\cdot Z(0, b, c, d) + a\cdot Z(1, b, c, d) \\ &= a'\cdot(\,(\,(0+b)\cdot(c+d) + 0\cdot(b+c'))\cdot(0+d')\,) \\ &\quad + a\cdot(\,(\,(1+b)\cdot(c+d) + 1\cdot(b+c'))\cdot(1+d')\,) \end{aligned}$$

Identità / Limite

$$\begin{aligned} Z &= a'\cdot(\,(\,(b)\cdot(c+d) + 0)\cdot(d')\,) \\ &\quad + a\cdot(\,(\,(1)\cdot(c+d) + (b+c'))\cdot(1)\,) \end{aligned}$$

Identità / Limite

$$Z = a'\cdot b\cdot(c+d)\cdot d' + a\cdot((\,c + d) + (b + c'\,))$$

Associativa

$$Z = a'\cdot b\cdot(c+d)\cdot d' + a\cdot(c + d + b + c')$$

Distributiva

$$Z = a'\cdot b\cdot c\cdot d' + a'\cdot b\cdot d\cdot d' + a\cdot(c + d + b + c')$$

Limitazione

$$Z = a'\cdot b\cdot c\cdot d' + a'\cdot b\cdot 0 + a\cdot(d + b + 1)$$

Limite

$$Z = a'\cdot b\cdot c\cdot d' + a$$

Esercizio 3

Z = a′ · b · c · d′ + a Forma *SP* da cui dedurre direttamente mappa

a b \ c d	00	01	11	10
00	0	0	0	0
01	0	0	0	1
11	1	1	1	1
10	1	1	1	1

Z

Sintesi ottima

a b \ c d	00	01	11	10
00	0	0	0	0
01	0	0	0	1
11	1	1	1	1
10	1	1	1	1

Z

Z **=** a′ b c d′ + a

Z **=** b c d′ + a

Esercizio 4

Il codice BCD prevede la codifica con 4 bit, B_0, B_1, B_2, B_3. La probabilità di osservare due errori è quindi

$$\binom{4}{2}(0.001)^2(1-0.001)^{4-2} = 5.99\times 10^{-6}$$

La stringa da inviare usando bit di parità è:

B_0	B_1	B_2	B_3	$\mathbf{P}$

La stringa da inviare usando Hamming è:

$\mathbf{C_1}$	$\mathbf{C_2}$	B_0	$\mathbf{C_4}$	B_1	B_2	B_3

con

$$\mathbf{P} = XOR(B_0, B_1, B_2, B_3)$$

e

$$\mathbf{C_1} = XOR(B_0, B_1, B_3)\quad \mathbf{C_2} = XOR(B_0, B_2, B_3)\quad \mathbf{C}_4 = XOR(B_1, B_2, B_3)$$

Esercizio 4

La sindrome di errore può essere calcolata dal ricevitore come

$$\mathbf{E} = XOR(\mathrm{B}_0, \mathrm{B}_1, \mathrm{B}_2, \mathrm{B}_3, \mathbf{P})$$

$$\mathbf{E_1} = XOR(\mathrm{B}_0, \mathrm{B}_1, \mathrm{B}_3, \mathbf{C_1})$$
$$\mathbf{E_2} = XOR(\mathrm{B}_0, \mathrm{B}_2, \mathrm{B}_3, \mathbf{C_2})$$
$$\mathbf{E}_4 = XOR(\mathrm{B}_1, \mathrm{B}_2, \mathrm{B}_3, \mathbf{C}_4)$$

Nel caso di trasmissione del numero "6", ovvero 0110 in BCD, le stringhe trasmesse sono

• parità:

0	1	1	0	**0**

• Hamming

1	**1**	0	**0**	1	1	0

Se il bit più significativo cambia valore durante la trasmissione, le sindromi di errore saranno

$$\mathbf{E} = XOR(0,1,1,0,\mathbf{1}) = \mathbf{1}$$ **(individuazione situazione di errore)**

$$\left.\begin{aligned}\mathbf{E_1} &= XOR(0,1,\mathbf{1},1) = \mathbf{1}\\ \mathbf{E_2} &= XOR(0,1,\mathbf{1},1) = \mathbf{1}\\ \mathbf{E_4} &= XOR(1,1,\mathbf{1},0) = \mathbf{1}\end{aligned}\right\}$$ **Indice del bit da correggere (invertire)**

Esercizio 5

Somma in Complemento a 2

11010 + 00100 = 11110

Conversione addendi in base 10

$(\mathrm{abs}(^2(11010)))_{10} = \mathrm{not}(11010)+1 = 00101 + 1 = 00110 = 6 \rightarrow {}^2(11010) = (-6)_{10}$

${}^2(00100) = (+4)_{10}$

Somma in base 10: -6 + 4 = -2

Conversione risultato in base 10

$(\mathrm{abs}(^2(11110)))_{10} = \mathrm{not}(11110)+1 = 00001 + 1 = 00010 = 2 \rightarrow {}^2(11110) = (-2)_{10}$

Lo schema richiede 5 full-adder in cascata, il ritardo di caso peggiore è quindi 50 ns

Esercizio 6

Sintesi ottima SP

bc \ de	00	01	11	10
00	-	1	0	1
01	-	1	-	0
11	0	0	0	0
10	-	0	-	1

a = 0

bc \ de	00	01	11	10
00	1	-	0	1
01	1	-	0	0
11	1	1	1	-
10	-	0	0	-

a = 1

z = abc + b'd' + c'e'

Esercizio 6

Sintesi ottima PS

bc \ de	00	01	11	10
00	-	1	0	1
01	-	1	-	0
11	0	0	0	0
10	-	0	-	1

a = 0

bc \ de	00	01	11	10
00	1	-	0	1
01	1	-	0	0
11	1	1	1	-
10	-	0	0	-

a = 1

z **=** (b+c′+d′) (b′+c+e′) (a+b′+c′) (b+d′+e′)

Esercizio 6

Sintesi con soli gate NAND e NOR

$$\mathbf{z} = abc + b'd' + c'e'$$

$$\mathbf{z_{NAND}} = (a \uparrow b \uparrow c) \uparrow (b' \uparrow d') \uparrow (c' \uparrow e')$$

$$\mathbf{z} = (b+c'+d')\,(b'+c+e')\,(a+b'+c')\,(b+d'+e')$$

$$\mathbf{z_{NOR}} = (b \downarrow c' \downarrow d') \downarrow (b' \downarrow c \downarrow e') \downarrow (a \downarrow b' \downarrow c') \downarrow (b \downarrow d' \downarrow e')$$

Esercizio 7

Il circuito da completare prevede la realizzazione di z tramite MUX (e quindi il teorema di espansione) con due bit di indirizzo, collegati agli ingressi d ed e.

z = d’ e’ z(a,b,c,0,0) + d’ e z(a,b,c,0,1) + d e’ z(a,b,c,1,0) + d e z(a,b,c,1,1)

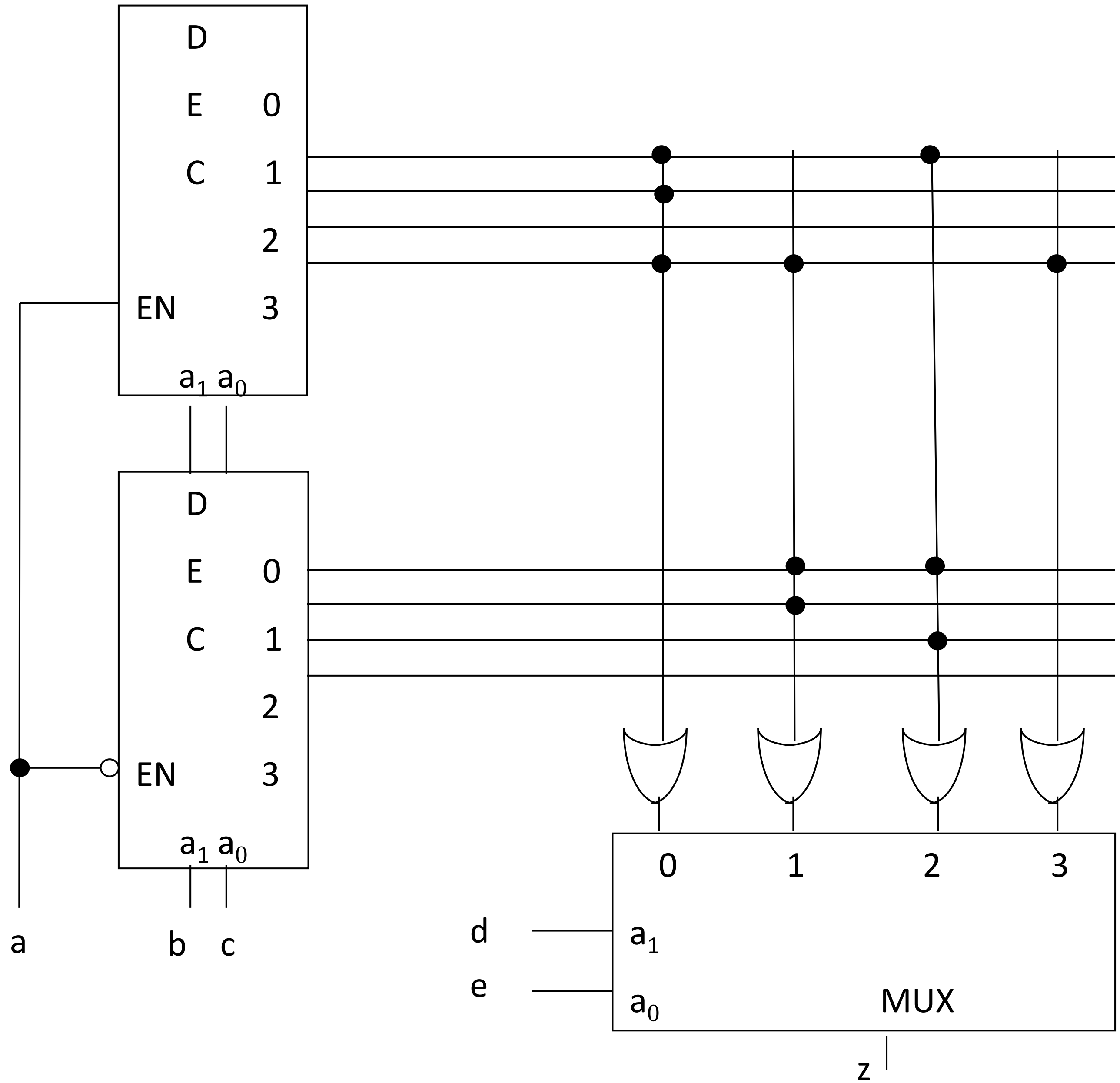
Ognuna delle 4 funzioni di 3 variabili da collegare ai 4 ingressi va realizzata con 2 circuiti DEC + OR, quindi partendo dall’espressione generale SP. Dobbiamo quindi inserire collegamenti per le configurazioni in cui la funzione vale 1 (mintermini).

Il primo DEC è attivo quando a = 1, quindi si dovranno considerare i mintermini di b,c nella zona della tabella della verità riportata a destra nel testo. Viceversa per l’altro DEC.

A titolo di esempio si riporta la porzione di tabella della verità per sintetizzare le due funzioni che insistono sugli ingressi 0 e 1del MUX.

b	c	Z(0,b,c,0,0)	Z(1,b,c,0,0)	Z(0,b,c,0,1)	Z(1,b,c,0,1)
0	0	-	1	1	-
0	1	-	1	1	-
1	0	-	-	0	0
1	1	0	1	0	1

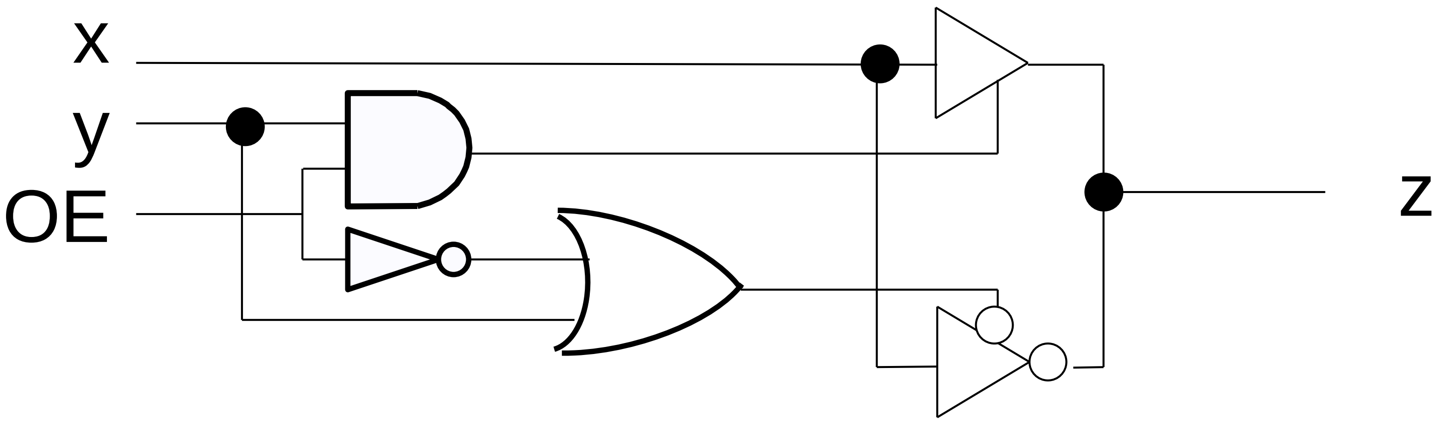
Esercizio 7



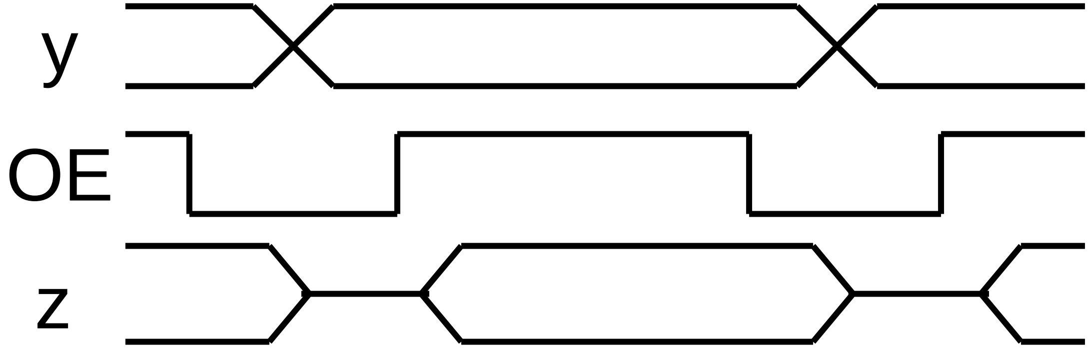
Esercizio 8

$$z = yx + y'x'$$

È necessario aggiungere un segnale di output enable OE che eviti che i gate 3-state comandino il segnale z contemporaneamente



OE deve essere portato a 0 prima di modificare il valore di y



Esercizio 9

Sintesi priva di alee di 0

L'espressione di costo minimo priva di alee di 0 è l'espressione minima SP

$x_3 x_2 \backslash x_1 x_0$	00	01	11	10
00	0	0	0	1
01	0	0	0	1
11	0	1	1	1
10	0	1	1	1

$x_4 = 0$

$x_3 x_2 \backslash x_1 x_0$	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	0	1	1	0
10	0	0	0	0

$x_4 = 1$

$$z = x_4\, x_3'\, x_2' + x_4\, x_2\, x_0 + x_4'\, x_1\, x_0' + x_4'\, x_3\, x_0$$

Esercizio 9

Sintesi priva di alee di 1

L'espressione di costo minimo priva di alee di 1 è l'espressione minima PS

$x_3\,x_2$ \ $x_1\,x_0$	00	01	11	10
00	0	0	0	1
01	0	0	0	1
11	0	1	1	1
10	0	1	1	1

$x_4 = 0$

$x_3\,x_2$ \ $X_1\,x_0$	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	0	1	1	0
10	0	0	0	0

$x_4 = 1$

$$z = (x_4' + x_3' + x_2)\,(x_4 + x_1 + x_0)\,(x_4 + x_3 + x_0')\,(x_4' + x_2' + x_0)$$

Esercizio 9

Sintesi priva di alee

l'espressione completamente priva di alee richiede la copertura, ad esempio degli "1", in modo che "1" adiacenti rientrino nello stesso RR

$x_3 x_2$ \ $x_1 x_0$	00	01	11	10
00	0	0	0	1
01	0	0	0	1
11	0	1	1	1
10	0	1	1	1

$x_4 = 0$

$x_3 x_2$ \ $X_1 x_0$	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	0	1	1	0
10	0	0	0	0

$x_4 = 1$

$$z = x_4\, x_3'\, x_2' + x_4\, x_2\, x_0 + x_4'\, x_1\, x_0' + x_4'\, x_3\, x_0$$
$$+\, x_3\, x_2\, x_0 + x_4'\, x_3\, x_1 + x_4\, x_3'\, x_0 + x_3'\, x_2'\, x_1\, x_0'$$

Esercizio 10

Sintesi della rete di costo minimo con mappe di Karnaugh

X_3	X_2	X_1	Z_1	Z_0
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	-	-
1	0	0	1	1
1	0	1	-	-
1	1	0	-	-
1	1	1	-	-

X_3 \ X_2X_1	00	01	11	10
0	0	0	-	1
1	1	-	-	-

$$Z_1 = X_3 + X_2$$

X_3 \ X_2X_1	00	01	11	10
0	0	1	-	0
1	1	-	-	-

$$Z_0 = X_3 + X_1$$

Tabella della verità per la rete sintetizzata anche nel caso di configurazioni proibite

X_3 \ X_2X_1	00	01	11	10
0	0	0	-	1
1	1	-	-	-

$$Z_1=X_3+X_2$$

X_3 \ X_2X_1	00	01	11	10
0	0	1	-	0
1	1	-	-	-

$$Z_0=X_3+X_1$$

Ottengo 1 in uscita per tutte le configurazioni degli ingressi contenute in un raggruppamento rettangolare

X_3	X_2	X_1	Z_1	Z_0
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	1	1
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

Sintesi dell'encoder con priorità

X_3	X_2	X_1	Z_1 Z_0
0	0	0	0 0
0	0	1	0 1
0	1	0	1 0
0	1	1	~~1 1~~ → 1 0
1	0	0	1 1
1	0	1	1 1
1	1	0	1 1
1	1	1	1 1

NO!
Priorità deve essere a X2, non a X3. Necessario modificare Z0

OK!
Priorità a X3.

X_3 \ X_2X_1	00	01	11	10
0	0	0	-	1
1	1	-	-	-

$$Z_1=X_3+X_2$$

X_3 \ X_2X_1	00	01	11	10
0	0	1	**0**	0
1	1	-	-	-

$$Z_0=X_3+X_1X_2'$$

Esercizio 11

Sintesi ottima PS

ab \ de	00	01	11	10
00	-	0	-	1
01	-	0	0	-
11	-	0	0	1
10	1	1	1	-

c = 0

ab \ de	00	01	11	10
00	0	0	1	0
01	1	1	0	0
11	1	0	0	-
10	-	-	0	-

c = 1

$$\mathbf{z} = (b' + c + e')\,(a + b + d)\,(a' + c' + e')\,(c' + d' + e)\,(b' + d' + e')$$

Sintesi ottima SP

ab \ de	00	01	11	10
00	-	0	-	1
01	-	0	0	-
11	-	0	0	1
10	1	1	1	-

c = 0

ab \ de	00	01	11	10
00	0	0	1	0
01	1	1	0	0
11	1	0	0	-
10	-	-	0	-

c = 1

$$\mathbf{z} = ab'c' + a'b'de + bcd' + c'e' + ae'$$

Esercizio 12

Tabella della verità e mappe corrispondenti

	O	a	b	ci	sd	co
subtr.	0	0	0	0	0	0
	0	0	0	1	1	1
	0	0	1	0	1	1
	0	0	1	1	0	1
	0	1	0	0	1	0
	0	1	0	1	0	0
	0	1	1	0	0	0
	0	1	1	1	1	1
adder	1	0	0	0	0	0
	1	0	0	1	1	0
	1	0	1	0	1	0
	1	0	1	1	0	1
	1	1	0	0	1	0
	1	1	0	1	0	1
	1	1	1	0	0	1
	1	1	1	1	1	1

O a \ b ci	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	1	0	1	0
10	0	1	0	1

sd

O a \ b ci	00	01	11	10
00	0	1	1	1
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

co

Sintesi ottima SP

O a \ b ci	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	1	0	1	0
10	0	1	0	1

sd

O a \ b ci	00	01	11	10
00	0	1	1	1
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

co

sd = a b′ ci′ + a b ci + a′ b′ ci + a′ b ci′

co = b ci + O′ a′ ci + O′ a′ b + O a ci + O a b

Sintesi ottima PS

O a \ b ci	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	1	0	1	0
10	0	1	0	1

sd

O a \ b ci	00	01	11	10
00	0	1	1	1
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

co

sd = (a+b+ci) (a'+b+ci') (a+b'+ci') (a'+b+ci')

co = (b+ci) (O+a'+ci) (O+a'+b) (O'+a+ci) (O'+a+b)